

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 61-264758

(43) Date of publication of application : 22.11.1986

(51)Int.Cl. H01L 27/14
H04N 1/028
H04N 5/335

(21)Application number : 60-107564 (71)Applicant : MATSUSHITA ELECTRONICS
CORP

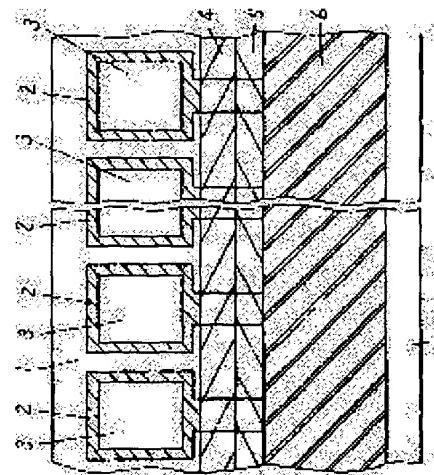
(22)Date of filing : 20.05.1985 (72)Inventor : KOJIMA MOTOHIRO
NAKATANI HIROKUNI
AOKI TADASHI

(54) SOLID IMAGE PICKUP DEVICE

(57) Abstract:

PURPOSE: To improve the afterimage characteristic without reducing sensitivity by forming the region of the opposite conductive type to that of a substrate or the accumulation part of MOS structure into a ring form or a form of the ring being cut-out in one position.

CONSTITUTION: When a P-type photoelectric conversion region 3 is irradiated with light, photocarriers are produced by photoelectric conversion. The photocarriers disperse because the electric field does not cover this region and when they reach an N-type accumulation part 2, those are accumulated there. As the accumulation part is formed into a ring form, an area of P-N junction becomes smaller and a junction capacity can be reduced compared with the case that even the photoelectric conversion region 3 is involved as the N+ type accumulation part. Accordingly, the residue at transferring the photocarriers to a CCD shift register 6 is reduced and the afterimage characteristic is improved.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

DIALOG(R) File 347:JAPIO
(c) 2000 JPO & JAPIO. All rts. reserv.

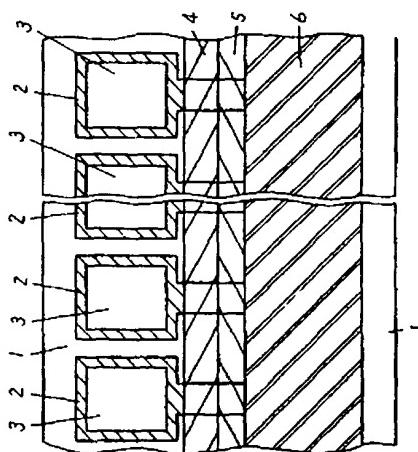
02050658 **Image available**
SOLID IMAGE PICKUP DEVICE

PUB. NO.: 61 -264758 [JP 61264758 A]
PUBLISHED: November 22, 1986 (19861122)
INVENTOR(s): KOJIMA MOTOHIRO
NAKATANI HIROKUNI
AOKI TADASHI
APPLICANT(s): MATSUSHITA ELECTRONICS CORP [000584] (A Japanese Company or Corporation), JP (Japan)
APPL. NO.: 60-107564 [JP 85107564]
FILED: May 20, 1985 (19850520)
INTL CLASS: [4] H01L-027/14; H04N-001/028; H04N-005/335
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 44.6
(COMMUNICATION -- Television); 44.7 (COMMUNICATION -- Facsimile)
JAPIO KEYWORD: R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS)
JOURNAL: Section: E, Section No. 498, Vol. 11, No. 117, Pg. 119, April 11, 1987 (19870411)

ABSTRACT

PURPOSE: To improve the afterimage characteristic without reducing sensitivity by forming the region of the opposite conductive type to that of a substrate or the accumulation part of MOS structure into a ring form or a form of the ring being cut-out in one position.

CONSTITUTION: When a P-type photoelectric conversion region 3 is irradiated with light, photocarriers are produced by photoelectric conversion. The photocarriers disperse because the electric field does not cover this region and when they reach an N-type accumulation part 2, those are accumulated there. As the accumulation part is formed into a ring form, an area of P-N junction becomes smaller and a junction capacity can be reduced compared with the case that even the photoelectric conversion region 3 is involved as the N⁺ type accumulation part. Accordingly, the residue at transferring the photocarriers to a CCD shift register 6 is reduced and the afterimage characteristic is improved.



DIALOG(R) File 351:DERWENT WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

007004141

WPI Acc No: 87-004138/198701

Solid-state image pick-up device for facsimile equipment - has carrier storage region in ring form NoAbstract Dwg 1/4

Patent Assignee: MATSUSHITA ELECTRONICS CORP (MATE)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
JP 61264758 A	19861122	JP 85107564 A	19850520				198701 B

Priority Applications (No Type Date): JP 85107564 A 19850520

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
JP 61264758 A			9			

Title Terms: SOLID; STATE; IMAGE; PICK-UP; DEVICE; FACSIMILE; EQUIPMENT;
CARRY; STORAGE; REGION; RING; FORM; NOABSTRACT

Derwent Class: U14; W02

International Patent Class (Additional): H01L-027/14; H04N-001/02;
H04N-005/33

File Segment: EPI

⑫ 公開特許公報 (A) 昭61-264758

⑩ Int. Cl.¹H 01 L 27/14
H 04 N 1/028
5/335

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)11月22日

7525-5F
Z-7334-5C
8420-5C

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 固体撮像装置

⑮ 特 願 昭60-107564

⑯ 出 願 昭60(1985)5月20日

⑰ 発明者 小島 基 弘	門真市大字門真1006番地	松下電子工業株式会社内
⑰ 発明者 中谷 博 邦	門真市大字門真1006番地	松下電子工業株式会社内
⑰ 発明者 青木 正	門真市大字門真1006番地	松下電子工業株式会社内
⑰ 出願人 松下電子工業株式会社	門真市大字門真1006番地	
⑰ 代理人 弁理士 中尾 敏男	外1名	

明細書

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

- (1) 半導体基板に光電変換によって発生したキャリヤを蓄積する蓄積部が環状あるいは一部分が切断された環状に形成されていることを特徴とする固体撮像装置。
- (2) 蓄積部が半導体基板と逆の導電型を有する領域によって形成されていることを特徴とする特許請求の範囲第1項記載の固体撮像装置。
- (3) 蓄積部が半導体基板上にゲート絶縁膜を介してゲート電極を設けた MOSキャバシタによって形成されていることを特徴とする特許請求の範囲第1項記載の固体撮像装置。

3. 発明の詳細な説明

産業上の利用分野

本発明はファクシミリなどに用いられる固体撮像装置に関するものである。

従来の技術

近年、半導体技術の進歩とともにあって固体撮像装置の開発が進み、既に実用化の段階にはいっている。

第4図は従来のCCD型1次元固体撮像装置の光電変換部およびCCD部の平面図で、基板1と反対の導電型をもつ蓄積部2、蓄積部2の電位を制御するためのフォトゲート4、蓄積部2に蓄えられたフォトキャリヤをCCDシフトレジスタ6へ移すためのシフトゲート5、CCDシフトレジスタ6より成り立っている。CCDシフトレジスタ6は詳細な構造を略している。

以上のような固体撮像装置において、蓄積部2に光が照射されると光電変換によって発生したフォトキャリヤが蓄積部2およびフォトゲート4の下の反転層に蓄えられる。このフォトキャリヤはシフトゲート5を介してCCDシフトレジスタ6に転送される。

発明が解決しようとする問題点

しかしながら第4図に示すような蓄積部の構造では、フォトキャリヤのCCDシフトレジスタ6

への転送が不完全転送モードで行なわれるため、フォトキャリヤの一部が蓄積部2に取り残され、これが残像となって画像特性を著しく劣化させていた。残像を抑止するためには、蓄積部をMOS構造として完全転送モードの転送を行なえばよいが、一般にはMOS構造のゲート電極材料としてはポリシリコンが用いられているため、ポリシリコン層での光吸収によって青感度が低下するなどの問題点があった。

本発明は上記問題点に鑑み、感度を低下させることなく残像特性を向上させることのできる固体撮像装置を提供するものである。

問題点を解決するための手段

上記問題点を解決するためには、本発明の固体撮像装置は、基板と反対の導電型を有する領域あるいはMOS構造の蓄積部を環状あるいは一部分が切断された環状に形成して構成されている。

作用

この構成によって、蓄積部のpn接合の容量を減少させて残像を低減することができ、あるいは

の面積が小さくなり、接合容量を小さくできる。したがって、CCDシフトレジスタ6にフォトキャリヤを転送する場合の取り残し分が少なくなり、残像特性が向上する。実験によると、第4図に示したような従来の蓄積部をもつ固体撮像装置の第1残像が主信号に比べ10%であったのに対し、本発明による第1図に示したような蓄積部をもつ固体撮像装置の第1残像は主信号の7%であり、残像抑制に効果があった。

以下、本発明の第2の実施例について、図面を参照しながら説明する。

第2図は、本発明の第2の実施例における固体撮像装置の光電変換部およびCCD部の平面図である。第2図において、1はP型基板、2はn⁺型の蓄積部、4はフォトゲート、5はシフトゲート、6はCCDシフトレジスタである。第2図において第1図と同じ部分には同一の番号をついている。以上は、第1図の構成と同様なものであり、第1図の構成と異なるのは、n⁺型蓄積部の形状が第1図におけるn⁺型蓄積部の上辺を取り除いた形にな

MOS構造によって完全転送モードの転送を行なう場合にも感度の低下は生じないこととなる。

実施例

以下、本発明の一実施例について、図面を参照しながら説明する。

第1図は本発明の第1の実施例における固体撮像装置の光電変換部およびCCD部の平面図である。第1図において、1はP型基板、2はn⁺型の蓄積部、3はP型の光電変換領域、4はフォトゲート、5はシフトゲート、6はCCDシフトレジスタである。

以上のように構成された固体撮像装置について、以下その動作を説明する。光電変換領域3に光が照射されると、光電変換によってフォトキャリヤが発生する。この領域には電界がかかっていないためフォトキャリヤは拡散するが、蓄積部2に到達すると、ここに蓄積される。蓄積部2内で発生したフォトキャリヤもここに蓄積される。蓄積部は環状に形成されているため、光電変換領域3の部分までn⁺型の蓄積部とした場合よりも、pn接合

っている点である。このようにn⁺型蓄積部の面積をさらに小さくすることによって、pn接合の接合容量を一層小さくすることができ、残像をより低減することができる。第2図に示した実施例においては、n⁺型蓄積部の間ににおいて発生したフォトキャリヤは拡散によって閉じられていない上部から外へ漏れ出るが、一次元固体撮像素子の場合には解像度はほとんど低下しない。

以下、本発明の第3の実施例について、図面を参照しながら説明する。

第3図は、本発明の第3の実施例における固体撮像装置の光電変換部およびCCD部の平面図である。第3図において、1はP型基板、3はP型光電変換領域、5はシフトゲート、6はCCDシフトレジスタ、7はMOS型蓄積部である。第3図において第1図と同じ部分には同一の番号をつけてある。第1の実施例構成と異なるのは、n⁺型蓄積部とフォトゲートの代わりに、MOS型の蓄積部を用いている点である。第3図では詳細を略して描いてあるが、MOS型蓄積部7のゲート電

極には一定の電圧が印加され、反転層が適切に形成されるようになっている。このMOS型蓄積部2に蓄積されたフォトキャリヤは、シフトゲート5が開かれるとCCDシフトレジスタ6へ移るが、このときの転送は完全転送モードで行なわれるため、フォトキャリヤの取り残しがなく、残像は抑止される。また、光電変換部の大部分をP型の光電変換領域3が占めるため、MOS構造のゲート材料による光吸収の影響も少なく、感度の低下は軽微である。実験によると、第4図に示したような従来の蓄積部をもつ固体撮像装置の第1残像が主信号に比べ10%であったのに対し、本発明による第3図に示したような蓄積部をもつ固体撮像装置の第1残像は零であり、残像抑制に絶大なる効果があった。また、感度は第4図に示した従来の蓄積部をもつ固体撮像装置の約90%であり、問題のない値であった。

なお、この発明は上記実施例に限定されるものではなく種々の変形が可能であることはいうまでもない。たとえば第1から第3の実施例において

フロゲート、6……CCDシフトレジスタ、7……MOS型蓄積部。

代理人の氏名 弁理士 中尾敏男 ほか1名

は半導体基板をP型としたが、これをn型としても差しつかえない。このとき第1および第2の実施例においてn⁺型蓄積部をP⁺型とすればよい。

発明の効果

以上のように本発明は、フォトキャリヤの蓄積部を環状あるいは一部分が切断された環状とすることにより、残像の少ない固体撮像装置を実現することができ、その実用的效果は大なるものがある。

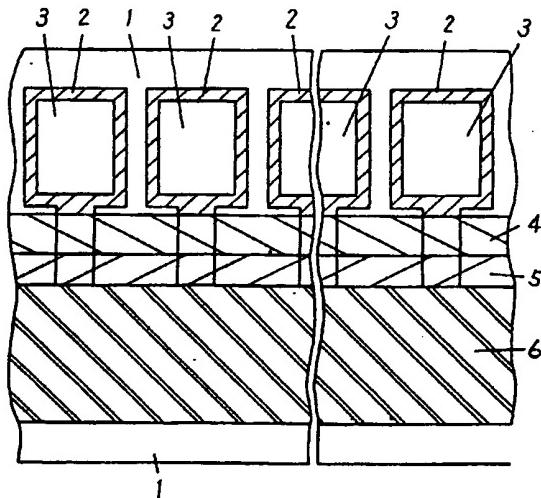
4. 図面の簡単な説明

第1図は本発明の第1の実施例における固体撮像装置の光電変換部およびCCD部の平面図、第2図は本発明の第2の実施例における固体撮像装置の光電変換部およびCCD部の平面図、第3図は本発明の第3の実施例における固体撮像装置の光電変換部およびCCD部の平面図、第4図は従来の固体撮像装置の光電変換部およびCCD部の平面図である。

1……P型基板、2……n⁺型蓄積部、3……P型光電変換領域、4……フォトゲート、5……シ

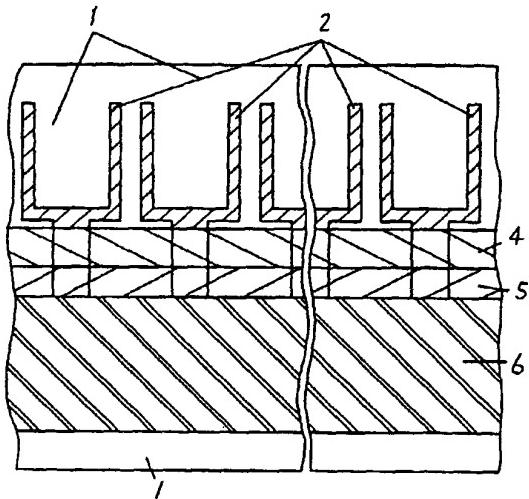
- 1 --- P型基板
- 2 --- n⁺型蓄積部
- 3 --- P型光電変換領域
- 4 --- フォトゲート
- 5 --- シフトゲート
- 6 --- CCDシフトレジスタ

第1図



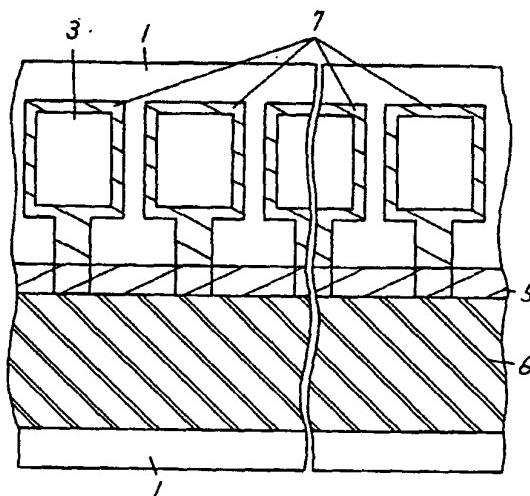
第2図

- 1 --- P型基板
 2 --- N^+ 型蓄積部
 4 --- フォトゲート
 5 --- シフトゲート
 6 --- CCDシフトレジスタ



第3図

- 1 --- P型基板
 3 --- P型光電変換領域
 5 --- シフトゲート
 6 --- CCDシフトレジスタ
 7 --- MOS型蓄積部



第4図

- 1 --- P型基板
 2 --- N^+ 型蓄積部
 3 --- P型光電変換領域
 4 --- フォトゲート
 5 --- シフトゲート
 6 --- CCDシフトレジスタ

